

檔 號：

保存年限：

教育部 函

地址：100217 臺北市中正區中山南路
5號

承辦人：翁如慧

電話：(02)7712-9111

電子信箱：juhuiw@mail.moe.gov.tw

受文者：如行文單位

發文日期：中華民國115年6月12日

發文字號：臺教資(二)字第1152701610號

速別：最速件

密等及解密條件或保密期限：

附件：徵件須知、計畫申請書 附件一 附件二

主旨：檢送本部115年度「智慧晶片設計教學環境建置計畫徵件須知」，請查照。

說明：

- 一、依據本部補助推動人文及科技教育先導型計畫要點辦理。
- 二、本徵件須知旨為因應全球半導體技術快速演進及高階人才需求，本計畫將強化大學電機、電子及資訊等電資領域於超大型積體電路(以下簡稱VLSI)教學能量，透過教學設備建置與升級，補強課程缺口，推動基礎至進階課程系統化開設，建構完整課程地圖，並優化教學環境及實作教學機制，以提升教學品質，培育兼具理論與實務能力之IC設計人才，鞏固我國半導體技術競爭優勢。
- 三、旨揭計畫採部分補助，相關自籌經費、經費編列、撥付及支用原則詳如所附徵件須知。另依據本部補(捐)助及委辦計畫經費編列基準表規定，計畫主持人每人月支領教育部及所屬機關各項計畫之薪資總額以40,000元及件數3件為限。
- 四、申請方式：免備文，請於115年7月24日前至線上申請表單(<https://forms.gle/zEcgd37jcaThWCiv7>)，完成線上申請及用印後計畫書電子檔上傳作業，逾期未完成線上申請及計畫書電子檔上傳者，不予受理。(洽詢電話：(02)3366-1802，先進製程IC設計人才培育計畫子計畫2辦公室李小姐)。
- 五、本徵件須知及相關附件(含計畫申請書格式)可於本部網站(首頁/認識教育部/本部各單位/資訊及科技教育司/電子布告欄)或本計畫網站<https://proj.moe.edu.tw/aicd2024/>下載。

裝

訂

線

六、徵件說明：本部訂於 115年7月1日(三)14時，地點：國立臺灣大學電機二館1樓142會議室，報名表：<https://forms.gle/kbQoUDs6wsqUjtRu8>，請轉知相關系所教師參加。

正本：各公私立大學校院(國立臺灣大學、國立中山大學、國立成功大學、國立中央大學、國立臺北科技大學、國立清華大學、國立中正大學、國立中興大學、國立雲林科技大學、國立臺灣科技大學、國立陽明交通大學除外)

副本：國立臺灣大學電子工程學研究所(先進製程IC設計人才培育計畫子計畫2辦公室)、國立臺灣大學電子工程學研究所(先進製程IC設計人才培育計畫總辦公室)(均含附件)